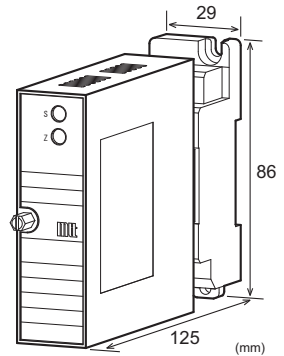
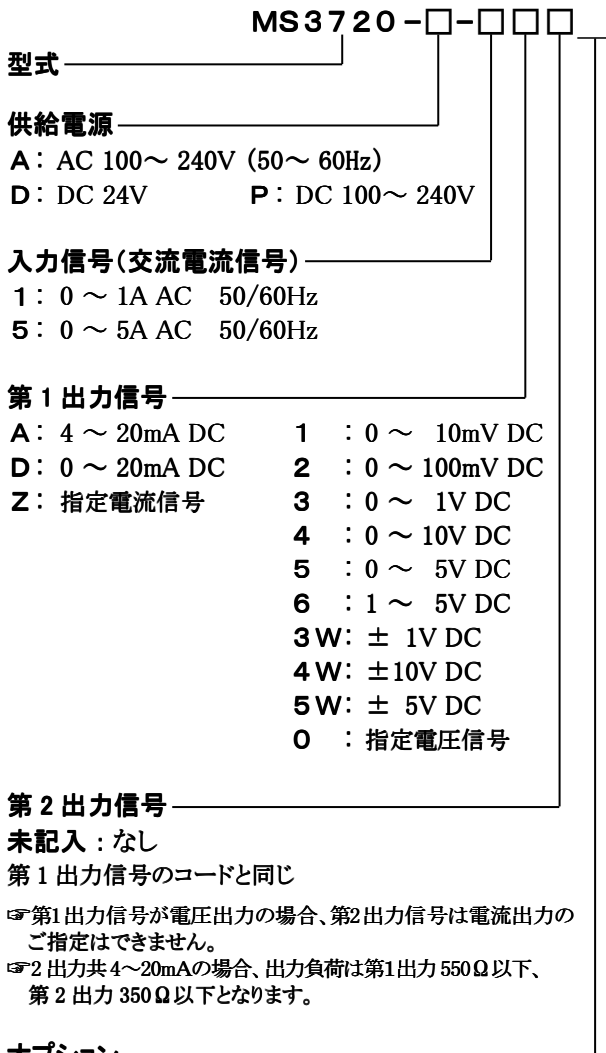


概要

CT からの交流電流信号を実効値演算し各種直流信号に変換する薄型プラグイン構造の絶縁1出力/2出力 CT 変換器です。

型式コード



仕様

●電源部

許容電圧範囲	AC100~240V: AC85~264V (47~63Hz)
	DC24V: DC24V±10%
	DC100~240V: DC85~264V

電源感度 各電源電圧に対してスパンの±0.1%以内

電源ヒューズ 160mA ヒューズ

最大消費電力

電源	AC100~240V	DC24V	DC100~240V
1出力型	4.5VA以下	1.2W以下	4.8W以下
2出力型	5.5VA以下	1.6W以下	6.0W以下

●入力部

入力抵抗 AC 5A 入力 2mΩ (シャント抵抗)
AC 1A 入力 10mΩ (シャント抵抗)

入力許容電流 連続 定格入力値の120%
瞬時 定格入力値の10倍(3秒間)

クレストファクタ 3以下

●出力部

最大出力負荷

電圧出力(DC)	1Vスパン以上	2mA以下
	10mV	10kΩ以上
	100mV	100kΩ以上
電流出力(DC)	4~20mA 1出力	750Ω以下
	4~20mA 2出力	第1出力 550Ω以下 第2出力 350Ω以下

ゼロ点調整範囲 スパンの約±5%
(変換器前面トリマにより可変)

スパン調整範囲 スパンの約±5%
(変換器前面トリマにより可変)

製作可能範囲

	電流信号	電圧信号
出力範囲(DC)	0~20mA	-10~10V
出力スパン(DC)	4~20mA	10mV~20V
出力バイアス	0~100%	-100~100%

*電流出力信号の場合、0.1mA未満の出力は精度保証外となります。

(例1) 4~20mA⇒出力スパン16mA、バイアス25%

(例2) -1~4V⇒出力スパン5V、バイアス20%

ご発注時指定事項

・型式コード
例)MS3720-A-5A6

その他ご指定例
・出力“0”時 MS3720-A-160(出力2~5V)
・オプション“X”時 MS3720-A-1AA/X(応答速度100ms以下:0~90%)
・オプション複数時は、コード記号を続けてご指定下さい。(LX)

●基準性能

変換精度	入力10%以上にてスパンの±0.25%以内 (25℃±5℃にて)
温度特性	10℃の変化に対してスパンの±0.2%以内
応答速度	400ms 以下(0~90%)@100%ステップ入力
C M R R	100dB 以上(500V AC, 50/60Hz)
信号絶縁	入力-第1出力-第2出力-電源-大地各間 絶縁
絶縁抵抗	100MΩ以上(@500V DC) 入力-第1出力-第2出力-電源-大地各間
耐電圧	入力-[第1出力, 第2出力]-[電源, 大地]各間 :2000V AC 遮断電流 0.5mA 1分間 電源-大地間 :2000V AC 遮断電流 5mA 1分間 第1出力-第2出力間 :500V AC 遮断電流 0.5mA 1分間
S W C 対策	ANSI/IEEE C37.90.1-1989 に準拠
動作環境	温度:-5~55℃ 湿度:5~90%RH(結露のないこと)
保存温度	-10~60℃

●取付・形状

取付方法	壁取付、DIN レール取付共用
配線方法	M3.5 ネジ端子接続 (電源端子カバー付き/脱落防止機構) 付属のシャント抵抗を端子台に取付 (金具が⑨⑩)
ネジ締め付けトルク	0.8~1[N・m] *推奨値
外形寸法	W29×H86×D125mm (取付ネジ、ソケット端子台含む、 シャント抵抗は含まず)
質量	本体 120g 以下、ソケット端子台 80g 以下 シャント抵抗 5g 以下

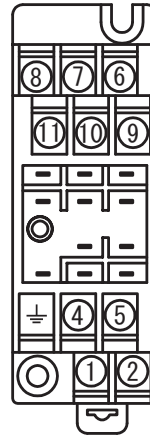
●材質

本体ハウジング	ABS樹脂(UL-94V-0)
端子台	PBT樹脂(UL-94V-0)
端子台カバー	PC樹脂(UL-94V-2)
DIN レールストップ	PP樹脂(UL-94HB)
端子ネジ	鉄/ニッケルメッキ
プラグ・ソケット	0.2μm/金メッキ
端子表面処理	
基板	ガラスエポキシ(FR-4:UL-94V-0)
防湿処理	ヒューミシールコーティング :HumiSeal 1A27NS(ポリウレタン樹脂)

●適合規格

適合 EC 指令	電磁両立性指令(2014/30/EU) EN61326-1:2013 低電圧指令(2014/35/EU) IEC61010-1/EN61010-1:2010 設置カテゴリII、汚染度 2、 最高使用電圧 300V [入力・出力・GND]-電源間 強化絶縁
----------	---

端子配置図、信号割付



①	P(+)	POWER
②	N(-)	
⊥	GND	
④	+ OUTPUT 1	
⑤	- OUTPUT 1	
⑥	(L) INPUT	
⑦	+ OUTPUT 2	
⑧	- OUTPUT 2	
⑨	L INPUT	
⑩	N INPUT	
⑪	(N) INPUT	

ブロック図

